

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

(affiliée à l'Organisation Internationale de Normalisation — ISO)

RECOMMANDATION DE LA CEI

INTERNATIONAL ELECTROTECHNICAL COMMISSION

(affiliated to the International Organization for Standardization — ISO)

IEC RECOMMENDATION

Publication 147-OC

1973

**Troisième complément aux Publications 147-O (1966),
147-OA (1969) et 147-OB (1969)**

**Valeurs limites et caractéristiques essentielles des dispositifs à semiconducteurs
et principes généraux des méthodes de mesure**

Partie Zéro. Généralités et terminologie

Third supplement to Publications 147-O (1966), 147-OA (1969) and 147-OB (1969)

**Essential ratings and characteristics of semiconductor devices
and general principles of measuring methods**

Part 0: General and terminology



Droits de reproduction réservés — Copyright - all rights reserved

Bureau Central de la Commission Electrotechnique Internationale

1, rue de Varembe

Genève, Suisse

Révision de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la Commission afin d'assurer qu'il reflète bien l'état actuel de la technique.

Les renseignements relatifs à ce travail de révision, à l'établissement des éditions révisées et aux mises à jour peuvent être obtenus auprès des Comités nationaux de la CEI et en consultant les documents ci-dessous:

- **Bulletin de la CEI**
Publié trimestriellement
- **Rapport d'activité de la CEI**
Publié annuellement
- **Catalogue des publications de la CEI**
Publié annuellement

Terminologie utilisée dans la présente publication

Seuls sont définis ici ou dans la Publication 147-0 de la CEI des termes spéciaux se rapportant à la présente publication.

En ce qui concerne la terminologie générale, le lecteur se reportera à la Publication 50 de la CEI: Vocabulaire Electrotechnique International (V.E.I.), qui est établie sous forme de chapitres séparés traitant chacun d'un sujet défini, l'index général étant publié séparément. Des détails complets sur le V.E.I. peuvent être obtenus sur demande.

Symboles graphiques et littéraux

Seuls des symboles graphiques et littéraux spéciaux sont inclus dans la présente publication.

Le recueil complet des symboles graphiques approuvés par la CEI fait l'objet de la Publication 117 de la CEI.

Les symboles littéraux pour les dispositifs à semi-conducteurs et les microcircuits intégrés font l'objet de la Publication 148 de la CEI.

Les symboles littéraux et autres signes approuvés par la CEI font l'objet de la Publication 27 de la CEI.

Revision of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information on the work of revision, the issue of revised editions and amendment sheets may be obtained from IEC National Committees and from the following IEC sources:

- **IEC Bulletin**
Published quarterly
- **Report on IEC Activities**
Published yearly
- **Catalogue of IEC Publications**
Published yearly

Terminology used in this publication

Only special terms required for the purpose of this publication are defined herein or in IEC Publication 147-0.

For general terminology, readers are referred to IEC Publication 50: International Electrotechnical Vocabulary (I.E.V.), which is issued in the form of separate chapters each dealing with a specific field, the General Index being published as a separate booklet. Full details of the I.E.V. will be supplied on request.

Graphical and letter symbols

Only special graphical and letter symbols are included in this publication.

The complete series of graphical symbols approved by the IEC is given in IEC Publication 117.

The letter symbols for semiconductor devices and integrated microcircuits are contained in IEC Publication 148.

Letter symbols and other signs approved by the IEC are contained in IEC Publication 27.

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

(affiliée à l'Organisation Internationale de Normalisation — ISO)

RECOMMANDATION DE LA CEI

INTERNATIONAL ELECTROTECHNICAL COMMISSION

(affiliated to the International Organization for Standardization — ISO)

IEC RECOMMENDATION

Publication 147-OC

1973

**Troisième complément aux Publications 147-0 (1966),
147-0A (1969) et 147-0B (1969)**

**Valeurs limites et caractéristiques essentielles des dispositifs à semiconducteurs
et principes généraux des méthodes de mesure**

Partie Zéro: Généralités et terminologie

Third supplement to Publications 147-0 (1966), 147-0A (1969) and 147-0B (1969)

**Essential ratings and characteristics of semiconductor devices
and general principles of measuring methods**

Part 0: General and terminology



Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

Bureau Central de la Commission Electrotechnique Internationale

1, rue de Varembé
Genève, Suisse

SOMMAIRE

	Pages
PRÉAMBULE	4
PRÉFACE	4

GÉNÉRALITÉS

Articles	
3. Articles généraux de la Publication 147-1	6
3.5 Liste des tensions et des courants recommandés	6
3.7 Valeurs limites et caractéristiques mécaniques et autres données	6
3.8 Normalisation des positions des sorties sur les embases des dispositifs à semiconducteurs	8
3.9 Code de couleurs pour les sorties des dispositifs à semiconducteurs	8
3.11 Dispersion et conformité de la production	8
3.12 Câblages et circuits imprimés	10

TERMINOLOGIE

CHAPITRE 0: GÉNÉRALITÉS

0-2. Types de dispositif	10
0-4. Termes relatifs aux valeurs limites et aux caractéristiques	12
0-5. Températures	14

CHAPITRE I: DIODES

SECTION C — DIODES DE REDRESSEMENT

IC-2. Termes relatifs aux valeurs limites et aux caractéristiques	14
---	----

CHAPITRE II: TRANSISTORS BIPOLAIRES

II-5. Paramètres s	18
--------------------------------	----

CHAPITRE III: THYRISTORS

III-1 Types de thyristors	26
III-3. Termes relatifs aux valeurs limites et aux caractéristiques	26

CHAPITRE IV: TRANSISTORS À EFFET DE CHAMP

IV-1. Types de transistors à effet de champ	30
IV-2. Termes généraux	30
IV-3. Termes relatifs aux valeurs limites et aux caractéristiques	32
IV-4. Classification	34

CHAPITRE V: DISPOSITIFS À EFFET HALL

V-1. Termes généraux	34
--------------------------------	----

CHAPITRE VII: DISPOSITIFS MAGNÉTORÉSISTANTS

VII-1. Termes généraux	36
----------------------------------	----

CONTENTS

	Page
FOREWORD	5
PREFACE	5

GENERAL

Clause		
3.	General clauses of Publication 147-1	7
3.5	List of recommended voltages and currents	7
3.7	Mechanical ratings, characteristics and other data	7
3.8	Standardization of the position of terminals on bases of semiconductor devices	9
3.9	Colour coding of terminals for semiconductor devices	9
3.11	Production spread and compliance	9
3.12	Printed wiring and printed circuits	11

TERMINOLOGY

CHAPTER 0: GENERAL

0-2.	Types of device	11
0-4.	Terms related to ratings and characteristics	13
0-5.	Temperatures	15

CHAPTER I: DIODES

SECTION C — RECTIFIER DIODES

IC-2.	Terms related to ratings and characteristics	15
-------	--	----

CHAPTER II: BIPOLAR TRANSISTORS

II-5.	Scattering parameters	19
-------	---------------------------------	----

CHAPTER III: THYRISTORS

III-1.	Types of thyristors	27
III-3.	Terms related to ratings and characteristics	27

CHAPTER IV: FIELD-EFFECT TRANSISTORS

IV-1.	Types of field-effect transistors	31
IV-2.	General terms	31
IV-3.	Terms related to ratings and characteristics	33
IV-4.	Classification	35

CHAPTER V: HALL EFFECT DEVICES

V-1.	General terms	35
------	-------------------------	----

CHAPTER VII: MAGNETORESISTIVE DEVICES

VII-1.	General terms	37
--------	-------------------------	----

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**TROISIÈME COMPLÉMENT AUX PUBLICATIONS 147-0 (1966),
147-0A (1969) et 147-0B (1969)**

**Valeurs limites et caractéristiques essentielles des dispositifs à semiconducteurs
et principes généraux des méthodes de mesure
Partie Zéro: Généralités et terminologie**

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente recommandation a été établie par le Comité d'Etudes N° 47 de la CEI: Dispositifs à semiconducteurs et circuits intégrés.

Elle constitue le troisième complément à la Partie Zéro: Généralités et terminologie, de la Publication 147 de la CEI.

Les projets qui ont servi de base à son élaboration résultent de travaux qui ont commencé à Philadelphie en 1964 et se sont poursuivis au cours des réunions tenues à Tokyo en 1965, à Zurich en 1966, à Padoue en 1967, à Londres en 1968, à Leningrad en 1969 et à Monte-Carlo en 1970.

Dix-neuf projets ont été diffusés aux Comités nationaux pour approbation suivant la Règle des Six Mois en août 1968, en janvier et juillet 1969, en mars et juillet 1970 et en juin 1971.

Les pays suivants se sont prononcés explicitement en faveur de la publication de tout ou partie de ce complément:

Afrique du Sud	Japon
Allemagne	Pays-Bas
Australie	Pologne
Belgique	Portugal
Canada	Roumanie
Corée (République de)	Royaume-Uni
Danemark	Suède
Etats-Unis d'Amérique	Suisse
Finlande	Tchécoslovaquie
France	Turquie
Israël	Union des Républiques
Italie	Socialistes Soviétiques

Les Comités nationaux belge et néerlandais ont voté contre la publication du paragraphe 3.8.2 des Généralités.

Le Comité national français a voté contre la publication du paragraphe 3.9.3 des Généralités.

Le Comité national néerlandais a voté contre la publication des termes 2.15, 2.16, 2.19, 2.21, 2.22 et 2.23 de la section C du chapitre I et contre la publication des termes 3.55 à 3.61 du chapitre III.

Le Comité national suisse a voté contre la publication des termes 2.20, 2.25 et 2.26 de la section C du chapitre I et contre le terme 3.63 du chapitre III.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**THIRD SUPPLEMENT TO PUBLICATIONS 147-0 (1966),
147-0A (1969) and 147-0B (1969)**

**Essential ratings and characteristics of semiconductor devices
and general principles of measuring methods**

Part 0: General and terminology

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendations and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This recommendation has been prepared by IEC Technical Committee No. 47, Semiconductor Devices and Integrated Circuits.

It constitutes the third supplement to Part 0, General and Terminology, of IEC Publication 147.

The drafts used as a basis for its preparation result from work which started in Philadelphia in 1964 and continued during the meetings held in Tokyo in 1965, in Zurich in 1966, in Padua in 1967, in London in 1968, in Leningrad in 1969 and in Monte-Carlo in 1970.

Nineteen drafts were circulated to the National Committees for approval under the Six Month's Rule in August 1968, in January and July 1969, in March and July 1970 and in June 1971.

The following countries voted explicitly in favour of the publication of all or part of this supplement:

Australia	Netherlands
Belgium	Poland
Canada	Portugal
Czechoslovakia	Romania
Denmark	South Africa
Finland	Sweden
France	Switzerland
Germany	Turkey
Israel	Union of Soviet
Italy	Socialist Republics
Japan	United Kingdom
Korea (Republic of)	United States of America

The Belgian and Netherlands National Committees voted against publication of Sub-clause 3.8.2 of General.

The French National Committee voted against publication of Sub-clause 3.9.3 of General.

The Netherlands National Committee voted against publication of terms 2.15, 2.16, 2.19, 2.21, 2.22 and 2.23 of Section C, Chapter I, and against publication of terms 3.55 to 3.61 of Chapter III.

The Swiss National Committee voted against publication of terms 2.20, 2.25 and 2.26 of Section C, Chapter I, and against the term 3.63 of Chapter III.

**TROISIÈME COMPLÉMENT AUX PUBLICATIONS 147-0 (1966),
147-0A (1969) et 147-0B (1969)**

**Valeurs limites et caractéristiques essentielles des dispositifs à semiconducteurs
et principes généraux des méthodes de mesure**

Partie Zéro: Généralités et terminologie

GÉNÉRALITÉS

Page 12

3. Articles généraux de la Publication 147-1

3.5 Liste des tensions et des courants recommandés

Ajouter le paragraphe suivant :

3.5.4 Valeurs nominales préférentielles et limites des tensions dans la série E12 pour les diodes de tension de référence

Les valeurs suivantes sont recommandées :

Tension de référence		
Min.	Nom.	Max.
2,4	2,7	3,0
2,9	3,3	3,6
3,5	3,9	4,3
4,2	4,7	5,2
5,0	5,6	6,2
6,1	6,8	7,5
7,3	8,2	9,1
9,0	10,0	11,0
10,5	12,0	13,5
13,0	15,0	16,5
16,0	18,0	20,5
20,0	22,0	24,5
24,0	27,0	30,0

Les valeurs nominales du tableau ci-dessus, multipliées par 10, seront les valeurs nominales préférentielles dans la série E12 pour des tensions plus élevées.

Page 16

3.7 Valeurs limites et caractéristiques mécaniques et autres données

3.7.4 Autres données

3.7.4.2 Identification

Ajouter au paragraphe b) le texte suivant :

Méthode pour indiquer la cathode d'une diode de redressement à sorties par fils

La cathode d'une diode de redressement à encapsulation plastique et à sorties par fils peut être indiquée par une modification de la forme de l'extrémité de la cathode dans la limite des dimensions maximales du corps de la diode ; par exemple : forme conique, décrochement, ou toute autre forme jugée appropriée.

THIRD SUPPLEMENT TO PUBLICATIONS 147-0 (1966), 147-0A (1969) and 147-0B (1969)

Essential ratings and characteristics of semiconductor devices and general principles of measuring methods

Part 0: General and terminology

GENERAL

Page 13

3. General clauses of Publication 147-1

3.5 List of recommended voltages and currents

Add the following sub-clause:

3.5.4 Preferred nominal values and limits of voltages in the E12 series for voltage reference diodes

The following values are recommended:

Reference voltage		
Min.	Nom.	Max.
2.4	2.7	3.0
2.9	3.3	3.6
3.5	3.9	4.3
4.2	4.7	5.2
5.0	5.6	6.2
6.1	6.8	7.5
7.3	8.2	9.1
9.0	10.0	11.0
10.5	12.0	13.5
13.0	15.0	16.5
16.0	18.0	20.5
20.0	22.0	24.5
24.0	27.0	30.0

The nominal values in the above table multiplied by 10 will be the preferred nominal values in the E12 series for higher voltages.

Page 17

3.7 Mechanical ratings, characteristics and other data

3.7.4 Other data

3.7.4.2 Identification

Add to Sub-clause b) the following text:

Method of indicating the cathode of a wire-ended rectifier diode

The cathode of a plastic encapsulated wire-ended rectifier diode may be indicated by a modification of contour within the maximum body dimensions at the cathode end, i.e. conical, stepped or as otherwise considered to be appropriate.

3.8 Normalisation des positions des sorties sur les embases des dispositifs à semiconducteurs

3.8.2 Positions des sorties des transistors bipolaires haute fréquence à quatre sorties

Remplacer à l'étude par le texte suivant :

La disposition indiquée dans la figure 1 ci-dessous est recommandée pour les sorties des transistors bipolaires à faible capacité de réaction.

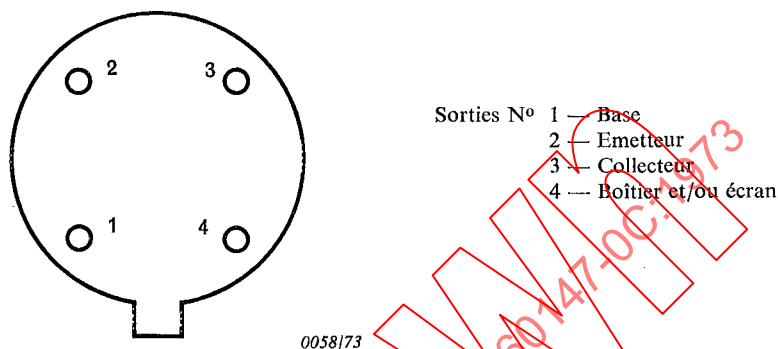


FIG. 1. — Vue de dessous.

Dans la disposition des sorties recommandée, les sorties de collecteur et de base sont diamétralement opposées. Cela augmente l'espacement entre les deux sorties par rapport à la disposition où les deux sorties occupent des positions adjacentes. La disposition recommandée se prête ainsi à l'utilisation d'écrans internes et de bandes de clinquant qui font écran entre les fils de sorties sur les cartes de câblages imprimés.

3.9 Code de couleurs pour les sorties des dispositifs à semiconducteurs

Ajouter les paragraphes suivants :

3.9.3 Code de couleurs pour les sorties des transistors

Lorsqu'un code de couleurs pour les sorties des transistors est nécessaire (voir notes 1 et 2), les méthodes suivantes peuvent être utilisées :

- 1) si une seule sortie est codée, ce doit être la sortie collecteur et la couleur utilisée doit être le rouge ;
- 2) si les trois sorties doivent être codées, les couleurs suivantes devront être utilisées :
 - sortie collecteur : rouge ;
 - sortie émetteur : bleu ;
 - sortie base : jaune ;
- 3) la quatrième sortie, si elle existe, ne doit pas être codée.

Notes 1. — Le code de couleurs pour les sorties n'est pas obligatoire.

2. — Les couleurs indiquées ci-dessus ne sont pas destinées à être utilisées sur le boîtier, mais seulement pour le repérage des sorties elles-mêmes, par exemple à l'aide de gaines en plastique.

3.11 Dispersion et conformité de la production

L'énoncé des valeurs maximale et/ou minimale implique que la valeur de la caractéristique se situe à (ou entre) des limites fixées.

3.8 Standardization of the position of terminals on bases of semiconductor devices

3.8.2 Position of the terminals of high frequency bipolar transistors with four terminals

Replace under consideration by the following text:

The terminal configuration shown in Figure 1 below is recommended for low capacitance feedback bipolar transistors.

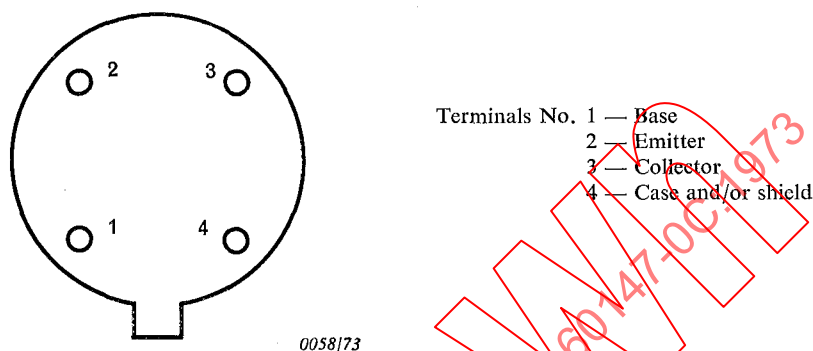


FIG. 1. — Bottom view.

The recommended terminal configuration places the collector and base terminals diagonally opposite each other. This increases the physical spacing between the two terminals as compared to the configuration in which these two terminals occupy adjacent positions. The recommended configuration thus lends itself to the use of internal shields and foil shielding strip between the terminals on printed-circuit boards.

3.9 Colour coding of terminals for semiconductor devices

Add the following sub-clauses:

3.9.3 Colour coding of transistor leads

If colour coding of transistor leads is required (see Notes 1 and 2), the following methods may be used:

- 1) if only one terminal is coded, it must be the collector terminal and the colour must be red;
- 2) if all three terminals are to be coded, the following colours must be used :
 - collector terminal: red;
 - emitter terminal: blue;
 - base terminal: yellow;
- 3) a fourth terminal, if present, shall be uncoded.

Notes 1. — The colour coding of terminals is not mandatory.

2. — The colours given above are not intended for use on the body but are for the coding of terminals only, e.g. by means of plastic sleeving.

3.11 Production spread and compliance

The statement of maximum and/or minimum value(s) implies that the value of the characteristic lies at (or between) the stated limits.

Dans les transactions commerciales impliquant des lots particuliers de dispositifs à semi-conducteurs, la proportion de dispositifs ayant des valeurs caractéristiques en dehors des limites maximale et/ou minimale pour le lot vendu et les méthodes de vérification font l'objet d'un accord entre le fournisseur et l'acheteur.

De semblables méthodes, fondées sur une probabilité statistique approuvée, permettent d'admettre un pourcentage accepté de dispositifs hors des limites fixées.

3.12 *Câblages et circuits imprimés*

Si, dans le nettoyage d'ensembles renfermant des dispositifs à semi-conducteurs, on a l'intention de se servir de méthodes par ultra-sons et/ou de solvants, on devra consulter le fabricant de semi-conducteurs au sujet de l'effet nuisible éventuel de ces méthodes sur les dispositifs considérés.

TERMINOLOGIE

CHAPITRE 0: GÉNÉRALITÉS

Page 26

0-2 **Types de dispositif**

Ajouter les paragraphes suivants :

0-2.18 *Transistor à effet de champ*

Transistor dans lequel le courant circulant dans un canal conducteur est contrôlé par un champ électrique dû à une tension appliquée entre les bornes de grille et de source.

0-2.19 *Limiteur de surtensions transitoires au sélénium*

Dispositif utilisant la forte pente des caractéristiques de blocage courant-tension de plaques au sélénium pour limiter les surtensions transitoires.

Note. — Plaque au sélénium: élément de base d'un limiteur de surtensions transitoires au sélénium, constitué par deux électrodes métalliques (plaque de base et contre-électrode) avec, entre les deux, une couche de sélénium polycristallin semiconducteur.

Les limiteurs peuvent être de deux types :

a) *Polarisé :*

Limiteur de surtensions transitoires au sélénium ayant une caractéristique courant-tension dissymétrique.

b) *Non polarisé :*

Limiteur de surtensions transitoires au sélénium ayant une caractéristique courant-tension symétrique.

In commercial dealings involving particular lots of semiconductor devices, the proportion of devices having characteristic values outside the maximum and/or minimum limits in the lot sold and the methods of verification are a matter for agreement between supplier and purchaser.

Such methods, based on an agreed statistical probability, permit an agreed percentage of devices to fall outside the stated limits.

3.12 *Printed wiring and printed circuits*

If, in the cleaning of assemblies which include semiconductor devices, the intention is to use either ultrasonic methods and/or solvents, the semiconductor device manufacturer should be consulted as to the possible deleterious effect of these methods on the devices concerned.

TERMINOLOGY

CHAPTER 0: GENERAL

Page 27

0-2 **Types of device**

Add the following sub-clauses:

0-2.18 *Field-effect transistor*

A transistor in which the current flowing through a conduction channel is controlled by an electric field arising from a voltage applied between the gate and source terminals.

0-2.19 *Selenium transient overvoltage suppressor*

A device utilizing the steep slope of the blocking current-voltage characteristics of selenium plates for limiting transient overvoltages.

Note. — Selenium plate: basic element of a selenium transient overvoltage suppressor consisting of two metal electrodes (base plate and counter-electrode) with a polycrystalline semiconducting selenium layer between them.

Suppressors may be of two types:

a) Polarized:

Selenium transient overvoltage suppressor having an asymmetrical current-voltage characteristic.

b) Non-polarized:

Selenium transient overvoltage suppressor having a symmetrical current-voltage characteristic.

0-4 Termes relatifs aux valeurs limites et aux caractéristiques

Ajouter les paragraphes suivants :

0-4.4 Résistance thermique (d'un dispositif à semiconducteurs)

Quotient de :

- 1) la différence entre la température virtuelle du dispositif et la température d'un point de référence extérieur spécifié, et
- 2) la dissipation de puissance en régime permanent dans le dispositif à semiconducteurs.

Notes 1. — La résistance thermique s'exprime généralement en $^{\circ}\text{C}/\text{W}$.

2. — On suppose que la totalité du courant calorifique, causé par la dissipation de puissance, s'écoule dans cette résistance thermique.

0-4.5 Capacité thermique (d'un dispositif à semiconducteurs)

A l'étude.

0-4.6 Réseau thermique équivalent

Réseau comprenant des résistances thermiques, des capacités thermiques et des sources de courant calorifique, qui donne une représentation des conditions thermiques et du comportement en température d'un dispositif à semiconducteurs (ou d'un circuit intégré) dans des conditions de charge électrique et que l'on peut utiliser pour les calculs de température au moyen d'un réseau électrique analogue.

Notes 1. — On suppose que la totalité du courant calorifique, causé par la dissipation de puissance, s'écoule dans le réseau thermique équivalent.

2. — Autant que possible, on utilisera des réseaux thermiques équivalents n'ayant qu'une source de courant calorifique. Le courant calorifique correspond alors à la dissipation de puissance totale qui se produit dans le dispositif à semiconducteurs (ou dans le circuit intégré).

0-4.7 Capacité thermique d'un réseau thermique équivalent

Élément du réseau thermique équivalent qui représente l'accumulation de chaleur.

Note. — La capacité thermique s'exprime généralement en $\text{J}/^{\circ}\text{C}$.

0-4.8 Résistance thermique d'un réseau thermique équivalent

Élément du réseau thermique équivalent qui représente la résistance à un courant calorifique.

Note. — La résistance thermique s'exprime généralement en $^{\circ}\text{C}/\text{W}$.

0-4.9 Impédance thermique transitoire

Quotient de :

- 1) la variation de la différence de température, atteinte au bout d'un certain temps, entre la température virtuelle et la température d'un point de référence extérieur spécifié, et
- 2) la modification en forme de fonction échelon de la puissance dissipée au début du même intervalle de temps provoquant la modification de la température.

Notes 1. — Immédiatement avant le début de cet intervalle de temps, la distribution de la température dans le dispositif doit être constante en fonction du temps.

2. — L'impédance thermique transitoire est donnée en fonction de la durée de l'intervalle de temps.

Page 31

0-4 Terms related to ratings and characteristics

Add the following sub-clauses:

0-4.4 Thermal resistance (of a semiconductor device)

Quotient of:

- 1) the difference between the virtual temperature of the device and the temperature of a specified external reference point, and
- 2) the steady state power dissipation in the semiconductor device.

Notes 1. — Thermal resistance is usually expressed in $^{\circ}\text{C}/\text{W}$.

2. — It is assumed that the total heat flow, caused by the power dissipation, is flowing through this thermal resistance.

0-4.5 Thermal capacitance (of a semiconductor device)

Under consideration.

0-4.6 Equivalent thermal network

A network consisting of thermal resistances, thermal capacitances and sources of heat flow, which gives a representation of thermal conditions and temperature behaviour of a semiconductor device (or integrated circuit) under electrical load and which may be used for temperature calculations by means of an analogous electrical network.

Notes 1. — It is assumed that the total heat flow, caused by the power dissipation, is flowing through this equivalent thermal network.

2. — As far as possible, equivalent thermal networks with only one source of heat flow should be used. The heat flow then corresponds to the total power dissipation occurring in the semiconductor device (or integrated circuit).

0-4.7 Equivalent thermal network capacitance

An element in the equivalent thermal network which represents storage of heat.

Note. — Thermal capacitance is usually expressed in $\text{J}/^{\circ}\text{C}$.

0-4.8 Equivalent thermal network resistance

An element in the equivalent thermal network which represents the resistance to heat flow.

Note. — Thermal resistance is usually expressed in $^{\circ}\text{C}/\text{W}$.

0-4.9 Transient thermal impedance

Quotient of:

- 1) the variation of the temperature difference, reached at the end of a time interval, between the virtual temperature and the temperature of a specified external reference point, and
- 2) the step-function change of power dissipation at the beginning of the same time interval causing the change of temperature.

Notes 1. — Immediately before the beginning of this time interval, the temperature distribution within the device must be constant with time.

2. — Transient thermal impedance is given as a function of the duration of the time interval.

0-4.10 Impédance thermique en régime d'impulsions

Quotient de :

- 1) la différence entre la valeur maximale de la température virtuelle due à la puissance en impulsions et la valeur de la température d'un point de référence externe spécifié et
- 2) l'amplitude de la dissipation de puissance, dans le dispositif, produite par une suite périodique spécifiée d'impulsions rectangulaires.

Notes 1. — Les phénomènes transitoires initiaux sont négligés et la dissipation de puissance en continu est supposée nulle.

2. — L'impédance thermique en régime d'impulsions est donnée en fonction de la durée des impulsions avec le facteur d'utilisation comme paramètre.

0-5 Températures

0-5.4 Température virtuelle

Température équivalente interne

Température théorique basée sur une représentation simplifiée du comportement thermique et électrique d'un dispositif à semiconducteurs.

Notes 1. — Pour les dispositifs à semiconducteurs à jonction(s), ce terme peut être appelé température virtuelle (équivalente) de jonction.

2. — La température virtuelle n'est pas nécessairement la température la plus élevée du dispositif.

CHAPITRE I: DIODES

SECTION C — DIODES DE REDRESSEMENT

Page 36

IC-2. Termes relatifs aux valeurs limites et aux caractéristiques

Ajouter les paragraphes suivants :

IC-2.15 Droite représentant approximativement la caractéristique directe

Approximation de la caractéristique directe de la tension en fonction du courant à l'aide d'une droite qui coupe cette caractéristique en deux points spécifiés.

IC-2.16 Tension de seuil

Valeur de la tension directe obtenue au point de rencontre, avec l'axe des tensions, de la droite représentant approximativement la caractéristique directe.

IC-2.17 Courant direct de surcharge prévisible

Courant dont l'application permanente causerait un dépassement de la valeur limite maximale de la température virtuelle, mais qui est limité dans le temps de manière que cette température ne soit pas dépassée.

Note. — Les dispositifs peuvent être soumis à des courants de surcharge prévisible aussi fréquemment que l'application le demande, tout en étant soumis à des tensions de fonctionnement normales.

IC-2.18 Courant direct de surcharge accidentelle

Courant dont l'application provoque un dépassement de la valeur limite maximale de la température virtuelle, mais que l'on suppose ne se produire que rarement, un nombre limité de fois durant la vie du dispositif, et être la conséquence de conditions inhabituelles dans le circuit (par exemple des conditions de défaut).

0-4.10 *Thermal impedance under pulse conditions*

Quotient of:

- 1) the difference between the maximum virtual temperature caused by the pulse power and the temperature of a specified external reference point, and
- 2) the amplitude of the power dissipation in the device produced by a specified periodic sequence of rectangular pulses.

Notes 1. — The initial transient phenomena are neglected and zero continuous power dissipation is assumed.

2. — The thermal impedance under pulse conditions is given as a function of the duration of the pulses with the duty factor as a parameter.

0-5 **Temperatures**

0-5.4 *Virtual temperature*

Internal equivalent temperature

A theoretical temperature which is based on a simplified representation of the thermal and electrical behaviour of the semiconductor device.

Notes 1. — For junction semiconductor devices, this term may be called virtual (equivalent) junction temperature.

2. — The virtual temperature is not necessarily the highest temperature in the device.

CHAPTER 1: DIODES

SECTION C — RECTIFIER DIODES

Page 37

IC-2. Terms related to ratings and characteristics

Add the following sub-clauses:

IC-2.15 *Straight line approximation of the forward characteristic*

An approximation of the voltage versus current forward characteristic by means of a straight line which crosses this characteristic at two specified points.

IC-2.16 *Threshold voltage*

The value of the forward voltage obtained at the intersection of the straight line approximation of the forward characteristic with the voltage axis.

IC-2.17 *Overload forward current*

A current the continuous application of which would cause the maximum rated virtual temperature to be exceeded, but which is limited in time such that this temperature is not exceeded.

Note. — Devices may be subjected to overload currents as frequently as called for by the application, whilst being subjected to normal operating voltages.

IC-2.18 *Surge forward current*

A current the application of which causes the maximum rated virtual temperature to be exceeded, but which is assumed to occur rarely and with a limited number of such occurrences during the service life of the device and to be a consequence of unusual circuit conditions (e.g. fault conditions).

IC-2.19 *Courant de recouvrement inverse*

Partie du courant inverse qui existe pendant le temps de recouvrement inverse.

IC-2.20 *Courant inverse résistif*

Partie du courant inverse en régime permanent autre que le courant de recouvrement, s'il existe.

IC-2.21 *Perte de puissance directe*

Perte de puissance due au passage du courant direct.

IC-2.22 *Perte de puissance directe moyenne*

Valeur moyenne du produit de la tension directe instantanée et du courant direct instantané calculée sur une période complète.

IC-2.23 *Résistance apparente directe*

Valeur de la résistance qui correspond à la pente de la droite représentant approximativement la caractéristique directe.

IC-2.24 *Temps de recouvrement inverse*

Temps nécessaire au courant ou à la tension pour prendre une valeur spécifiée, après commutation instantanée, à partir d'un courant direct spécifié jusqu'à une condition de polarisation inverse spécifiée.

IC-2.25 *Temps de recouvrement direct*

Temps nécessaire au courant ou à la tension pour prendre une valeur spécifiée, après commutation instantanée, à partir de zéro ou d'une tension inverse spécifiée jusqu'à une condition de polarisation directe spécifiée.

IC-2.26 *Charge recouvrée*

Charge totale recouvrée dans la diode après commutation d'une condition de courant direct spécifiée à une condition inverse spécifiée.

Note. — Cette charge inclut les composantes dues aux porteurs de charge stockée et à la capacité de la couche diélectrique.

IC-2.27 *Tension de service (d'un limiteur de surtensions transitoires au sélénium)*

Tension alternative ou continue (à l'exclusion de toute surtension transitoire) appliquée en permanence à un limiteur de surtensions transitoires au sélénium.

IC-2.28 *Tension d'écrtage (d'un limiteur de surtensions transitoires au sélénium)*

Tension de pointe apparaissant aux bornes d'un limiteur de surtensions transitoires au sélénium lorsqu'on lui applique une impulsion de courant spécifiée.

IC-2.29 *Courant de fuite (d'un limiteur de surtensions transitoires au sélénium)*

Courant dans le limiteur de surtensions transitoires au sélénium lorsqu'on lui applique la tension de service.

IC-2.19 *Reverse recovery current*

That part of the reverse current which occurs during the reverse recovery time.

IC-2.20 *Resistive reverse current*

That part of the steady-state reverse current exclusive of the recovery current, if any.

IC-2.21 *Forward power loss*

The power loss resulting from the flow of forward current.

IC-2.22 *Mean forward power loss*

The mean value of the product of the instantaneous forward voltage and the instantaneous forward current averaged over a full cycle.

IC-2.23 *Forward slope resistance*

The value of the resistance calculated from the slope of the straight line approximation of the forward characteristic.

IC-2.24 *Reverse recovery time*

The time required for the current or voltage to recover to a specified value after instantaneous switching from a specified forward current condition to a specified reverse bias condition.

IC-2.25 *Forward recovery time*

The time required for the current or voltage to recover to a specified value after instantaneous switching from zero or a specified reverse voltage to a specified forward bias condition.

IC-2.26 *Recovered charge*

The total charge recovered from the diode after switching from a specified forward current condition to a specified reverse condition.

Note. — This charge includes components due to both carrier storage and depletion layer capacitance.

IC-2.27 *Working voltage (of a selenium transient overvoltage suppressor)*

An alternating or direct voltage (excluding any transient overvoltages) which is applied permanently to a selenium transient overvoltage suppressor.

IC-2.28 *Clipping voltage (of a selenium transient overvoltage suppressor)*

Peak voltage of a selenium transient overvoltage suppressor when a specified current is applied.

IC-2.29 *Leakage current (of a selenium transient overvoltage suppressor)*

Current through the selenium transient overvoltage suppressor when the working voltage is applied.

CHAPITRE II: TRANSISTORS BIPOLAIRES

Page 54

Ajouter l'article et les paragraphes suivants :

II-5. Paramètres s

II-5.1 Introduction générale

Les paramètres s sont définis dans les deux équations suivantes:

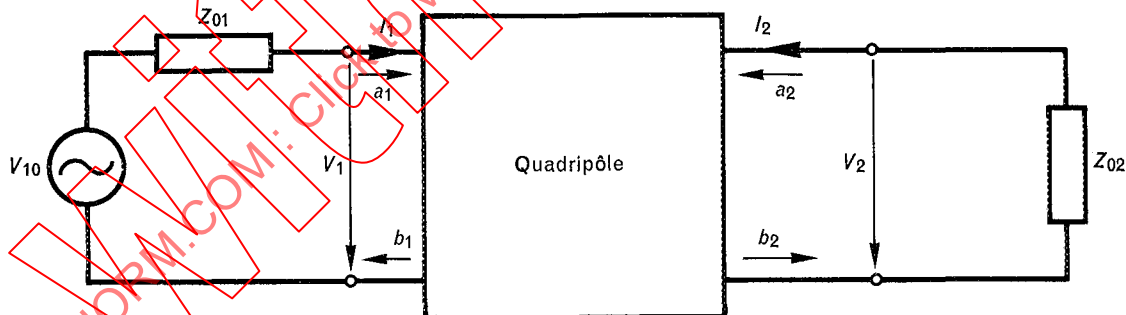
$$\left. \begin{aligned} b_1 &= s_{11} a_1 + s_{12} a_2 \\ b_2 &= s_{21} a_1 + s_{22} a_2 \end{aligned} \right\} \quad (1)$$

où a_1 et a_2 représentent les ondes incidentes, b_1 et b_2 les ondes réfléchies, ayant toutes la même dimension (Watt)^{1/2}.⁽¹⁾

On peut les utiliser pour les réseaux ayant en général une entrée et une sortie, y compris dans le cas spécial des réseaux ayant deux paires de bornes. Dans ce dernier cas, a_i et b_i sont définis de la façon suivante:

$$\left. \begin{aligned} a_i &= \frac{V_i + Z_{0i} I_i}{2 \sqrt{|R_{0i}|}} \\ b_i &= \frac{V_i - Z_{0i}^* I_i}{2 \sqrt{|R_{0i}|}} \end{aligned} \right\} \quad (2)$$

où: $i = 1$ ou 2 et $R_{0i} \neq 0$
 et: $Z_{0i} = R_{0i} + jX_{0i}$
 $Z_{0i}^* = R_{0i} - jX_{0i}$
 (voir figure 2 ci-dessous)



0059/73

FIGURE 2

Z_{01} et Z_{02} sont les impédances de référence, respectivement à l'entrée et à la sortie.

En général, ce sont des quantités complexes.

Dans l'utilisation des paramètres s pour une spécification des transistors en VHF et en UHF, $Z_{01} = Z_{02} = R_0$ (qui, dans la plupart des cas, est égale à 50Ω).

⁽¹⁾ Voir KURUKOWA, Power Waves and Scattering Matrix; IEEE Transactions on Microwave Theory and Techniques, MTT13 (1965), 2, p. 194.

CHAPTER II: BIPOLAR TRANSISTORS

Page 55

Add the following clause and sub-clauses:

II-5. Scattering parameters

II-5.1 General introduction

The scattering parameters (*s*-parameters) are defined by the following two equations:

$$\left. \begin{aligned} b_1 &= s_{11} a_1 + s_{12} a_2 \\ b_2 &= s_{21} a_1 + s_{22} a_2 \end{aligned} \right\} \quad (1)$$

where a_1 and a_2 are the incident wave quantities, b_1 and b_2 the reflected wave quantities, all having the dimension (Watt)^{1/2}.⁽¹⁾

They can be used for general two-port networks, including the special case of a four-pole network. In this latter case, a_i and b_i are defined as:

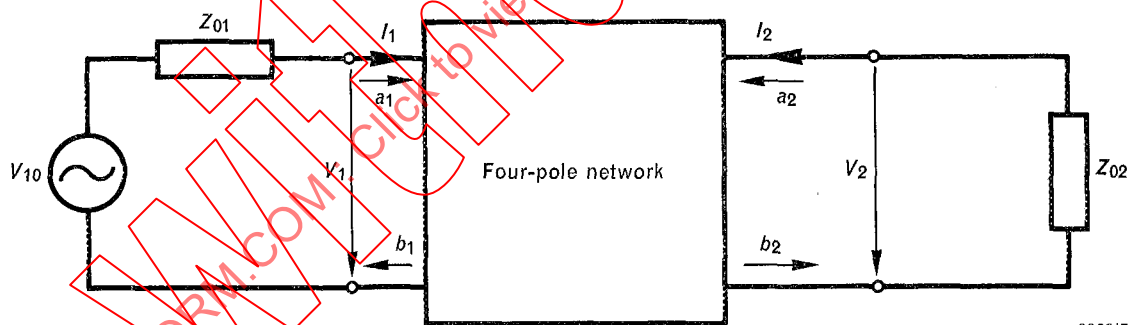
$$\left. \begin{aligned} a_i &= \frac{V_i + Z_{0i} I_i}{2 \sqrt{|R_{0i}|}} \\ b_i &= \frac{V_i - Z_{0i}^* I_i}{2 \sqrt{|R_{0i}|}} \end{aligned} \right\} \quad (2)$$

where: $i = 1$ or 2 and $R_{0i} \neq 0$

and: $Z_{0i} = R_{0i} + jX_{0i}$

$Z_{0i}^* = R_{0i} - jX_{0i}$

(see Figure 2 below)



0059/73

FIGURE 2

Z_{01} and Z_{02} are reference impedances at the input and output, respectively.

In the general case, they are complex quantities.

For the use of *s*-parameters for the specification of transistors mainly at VHF and UHF, $Z_{01} = Z_{02} = R_0$ (which in most cases will equal 50 Ω).

⁽¹⁾ See KURUKOWA, Power Waves and Scattering Matrix; IEEE Transactions on Microwave Theory and Techniques, MTT13 (1965), 2, p. 194.

On peut alors écrire les équations (1) de la façon suivante:

$$\begin{cases} V_1 - R_0 I_1 = s_{11} (V_1 + R_0 I_1) + s_{12} (V_2 + R_0 I_2) \\ V_2 - R_0 I_2 = s_{21} (V_1 + R_0 I_1) + s_{22} (V_2 + R_0 I_2) \end{cases} \quad (3)$$

On peut alors utiliser les équations (1) et (3) pour montrer la signification des différents paramètres s :

$$s_{11} = \left(\frac{b_1}{a_1} \right)_{a_2 = 0} = \left(\frac{V_1 - R_0 I_1}{V_1 + R_0 I_1} \right)_{(V_2 = -R_0 I_2)} = \left(\frac{Z_1 - R_0}{Z_1 + R_0} \right)_{\left(-\frac{V_2}{I_2} = R_0 \right)}$$

= coefficient de réflexion dû à la non-adaptation de l'impédance d'entrée à la résistance R_0 , la sortie étant terminée par R_0 .

De façon analogue :

s_{22} = rapport de la valeur complexe de l'onde réfléchie à la sortie à celle de l'onde incidente à la sortie, la résistance placée à l'entrée et la résistance de source ayant chacune la valeur R_0

= coefficient de réflexion dû à la non-adaptation de l'impédance de sortie à la résistance R_0 , l'entrée étant terminée par R_0 .

De plus:

$$s_{21} = \left(\frac{b_2}{a_1} \right)_{a_2 = 0} = \left(\frac{V_2 - R_0 I_2}{V_1 + R_0 I_1} \right)_{(V_2 = -R_0 I_2)} = \left(\frac{V_2}{\frac{1}{2} V_{10}} \right)_{\left(-\frac{V_2}{I_2} = R_0 \right)}$$

= rapport de la tension de sortie V_2 à la moitié de la tension de source en circuit ouvert V_{10} , les résistances de source et de charge ayant chacune la valeur R_0 .

De façon analogue :

s_{12} = rapport de la valeur complexe de l'onde transmise à l'entrée à celle de l'onde incidente à la sortie, la résistance placée à l'entrée et la résistance de source ayant chacune la valeur R_0 .

= rapport de la tension d'entrée V_1 à la moitié de la tension de source en circuit ouvert V_{20} , les résistances de source et de charge ayant chacune la valeur R_0 .

II-5.2 Définitions

Les définitions suivantes sont données pour le cas général. Pour les transistors, des valeurs différentes de ces paramètres peuvent être obtenues suivant le montage et pour des conditions d'utilisation en petits ou en grands signaux.

II-5.2.1 Paramètre s d'entrée: s_{11}

Rapport de la valeur complexe de l'onde réfléchie à l'entrée à celle de l'onde incidente à l'entrée, en petits signaux, la résistance placée à la sortie et la résistance de source ayant chacune la valeur R_0 .

Note. — Il est équivalent au coefficient de réflexion dû à la non-adaptation de l'impédance d'entrée Z_1 du transistor par rapport à la résistance de source R_0 , la sortie étant terminée par R_0 .

The equations (1) then can be written in the following form:

$$\left. \begin{aligned} V_1 - R_0 I_1 &= s_{11} (V_1 + R_0 I_1) + s_{12} (V_2 + R_0 I_2) \\ V_2 - R_0 I_2 &= s_{21} (V_1 + R_0 I_1) + s_{22} (V_2 + R_0 I_2) \end{aligned} \right\} \quad (3)$$

Both equations (1) and (3) can now be used to show the meaning of the s -parameters:

$$\begin{aligned} s_{11} &= \left(\frac{b_1}{a_1} \right)_{a_2 = 0} \left\{ \begin{array}{l} \text{ratio of the complex value of the reflected wave at the input to that} \\ \text{of the incident wave at the input, the output terminating resistance} \\ \text{and the source resistance each having the value } R_0 \end{array} \right. \\ &= \left(\frac{V_1 - R_0 I_1}{V_1 + R_0 I_1} \right)_{(V_2 = -R_0 I_2)} = \left(\frac{Z_1 - R_0}{Z_1 + R_0} \right) \left(-\frac{V_2}{I_2} = R_0 \right) \\ &= \text{reflection factor of the input impedance referred to } R_0, \text{ the output being terminated by } R_0. \end{aligned}$$

Analogously:

$$\begin{aligned} s_{22} &= \text{ratio of the complex value of the reflected wave at the output to that of the incident wave} \\ &\quad \text{at the output, the input terminating resistance and the source resistance each having} \\ &\quad \text{the value } R_0 \\ &= \text{reflection factor of the output impedance referred to } R_0, \text{ the input being terminated by } R_0. \end{aligned}$$

In addition:

$$\begin{aligned} s_{21} &= \left(\frac{b_2}{a_1} \right)_{a_2 = 0} \left\{ \begin{array}{l} \text{ratio of the complex value of the transmitted wave at the output} \\ \text{to that of the incident wave at the input, both the output terminating} \\ \text{resistance and the source resistance having the value } R_0 \end{array} \right. \\ &= \left(\frac{V_2 - R_0 I_2}{V_1 + R_0 I_1} \right)_{(V_2 = -R_0 I_2)} = \left(\frac{V_2}{\frac{1}{2} V_{10}} \right) \left(-\frac{V_2}{I_2} = R_0 \right) \\ &= \text{ratio of the output voltage } V_2 \text{ to half the open-circuit source voltage } V_{10} \text{ with source} \\ &\quad \text{and load resistances each having the value } R_0. \end{aligned}$$

Analogously:

$$\begin{aligned} s_{12} &= \text{ratio of the complex value of the transmitted wave at the input to that of the incident} \\ &\quad \text{wave at the output, the input terminating resistance and the source resistance each} \\ &\quad \text{having the value } R_0. \\ &= \text{ratio of the input voltage } V_1 \text{ to half the open-circuit source voltage } V_{20}, \text{ with source and} \\ &\quad \text{load resistances each having the value } R_0. \end{aligned}$$

II-5.2 Definitions

The following definitions are given for the general case. For transistors, different values of these parameters may be obtained according to the configuration used, and for small and large signal conditions.

II-5.2.1 Input s -parameter: s_{11}

The ratio of the complex value of the reflected wave at the input to that of the incident wave at the input, under small signal conditions, the output terminating resistance and the source resistance each having the value R_0 .

Note. — This is equivalent to the reflection factor of the input impedance Z_1 of the transistor with respect to the source resistance R_0 , the output being terminated by R_0 .

II-5.2.2 Paramètre s de sortie: s_{22}

Rapport de la valeur complexe de l'onde réfléchie à la sortie à celle de l'onde incidente à la sortie, en petits signaux, la résistance placée à l'entrée et la résistance de source ayant chacune la valeur R_0 .

Note. — Il est équivalent au coefficient de réflexion dû à la non-adaptation de l'impédance de sortie Z_2 du transistor par rapport à une résistance R_0 , l'entrée étant terminée par R_0 .

II-5.2.3 Paramètre s direct: s_{21}

Rapport de la valeur complexe de l'onde transmise à la sortie à celle de l'onde incidente à l'entrée, en petits signaux, la résistance placée à la sortie et la résistance de source ayant chacune la valeur R_0 .

Note. — Il est équivalent au rapport de la valeur complexe de la tension de sortie à celle de la moitié de la tension de la source en circuit ouvert lorsque le transistor est terminé à la sortie par une résistance R_0 et alimenté à l'entrée par une source de résistance R_0 .

II-5.2.4 Paramètre s inverse: s_{12}

Rapport de la valeur complexe de l'onde transmise à l'entrée et de celle de l'onde incidente à la sortie, en petits signaux, la résistance placée à l'entrée et la résistance de source ayant chacune la valeur R_0 .

Note. — Il est équivalent au rapport de la valeur complexe de la tension d'entrée à celle de la moitié de la tension de source en circuit ouvert, lorsque le transistor est terminé à l'entrée par une résistance R_0 et alimenté à la sortie par une source de résistance R_0 .

Note générale

La résistance R_0 doit être la même pour les quatre paramètres s , et a en général pour valeur 50 ohms.

Les définitions ci-dessus, qui impliquent que les résistances de source et de charge soient ohmiques, peuvent ne pas bien s'appliquer à certaines catégories de transistors (par exemple aux transistors à effet de champ MOS).

II-5.3 Applications des paramètres s

On peut utiliser les paramètres s définis à l'article II-5.2, par exemple de la façon suivante:

II-5.3.1 Relations des paramètres s avec les autres paramètres (y , z , h)

Il y a équivalence entre les matrices suivantes:

$$\begin{aligned} (y) &= \frac{1}{R_0 (1 + s_{11} + s_{22} + \det s)} \begin{bmatrix} (1 - s_{11} + s_{22} - \det s) & -2s_{12} \\ -2s_{21} & (1 + s_{11} - s_{22} - \det s) \end{bmatrix} \\ (z) &= \frac{R_0}{1 - s_{11} - s_{22} + \det s} \begin{bmatrix} (1 + s_{11} - s_{22} - \det s) & 2s_{12} \\ 2s_{21} & (1 - s_{11} + s_{22} - \det s) \end{bmatrix} \\ (h) &= \frac{1}{1 - s_{11} + s_{22} - \det s} \begin{bmatrix} (1 + s_{11} + s_{22} + \det s) R_0 & 2s_{12} \\ -2s_{21} & \frac{1}{R_0} (1 - s_{11} - s_{22} + \det s) \end{bmatrix} \end{aligned}$$

$$\det y = \frac{1}{R_0^2} \frac{1 - s_{11} - s_{22} + \det s}{1 + s_{11} + s_{22} + \det s}$$

$$\det z = R_0^2 \frac{1 + s_{11} + s_{22} + \det s}{1 - s_{11} - s_{22} + \det s}$$

$$\det h = \frac{1 + s_{11} - s_{22} - \det s}{1 - s_{11} + s_{22} - \det s}$$

II-5.2.2 Output s-parameter: s_{22}

The ratio of the complex value of the reflected wave at the output to that of the incident wave at the output, under small signal conditions, the input terminating resistance and the source resistance each having the value R_0 .

Note. — This is equivalent to the reflection factor of the output impedance Z_2 of the transistor with respect to a resistance R_0 , the input being terminated by R_0 .

II-5.2.3 Forward s-parameter: s_{21}

The ratio of the complex value of the transmitted wave at the output to that of the incident wave at the input, under small signal conditions, the output terminating resistance and the source resistance each having the value R_0 .

Note. — This is equivalent to the ratio of the complex value of the output voltage to that of half the open-circuit source voltage, when the transistor is terminated at the output by a resistance R_0 and fed at the input from a source having a resistance R_0 .

II-5.2.4 Reverse s-parameter: s_{12}

The ratio of the complex value of the transmitted wave at the input to that of the incident wave at the output, under small signal conditions, the input terminating resistance and the source resistance each having the value R_0 .

Note. — This is equivalent to the ratio of the complex value of the input voltage to that of half the open-circuit source voltage when the transistor is terminated at the input by a resistance R_0 and fed at the output from a source having a resistance R_0 .

General note

The resistance R_0 must be the same for all for s-parameters and usually will have the value 50 ohms.

The above definitions, which infer ohmic source and terminating resistances, may not be practical for some classes of transistors (e.g. MOS field-effect transistors).

II-5.3 Application of the s-parameters

The s-parameters as defined in Clause II-5.2 can be used e.g. as follows:

II-5.3.1 Conversion of s-parameters to other parameters (y, z, h)

The following matrix equivalences hold:

$$\begin{aligned} (y) &= \frac{1}{R_0 (1 + s_{11} + s_{22} + \det s)} \begin{bmatrix} (1 - s_{11} + s_{22} - \det s) & -2s_{12} \\ -2s_{21} & (1 + s_{11} - s_{22} - \det s) \end{bmatrix} \\ (z) &= \frac{R_0}{1 - s_{11} - s_{22} + \det s} \begin{bmatrix} (1 + s_{11} - s_{22} - \det s) & 2s_{12} \\ 2s_{21} & (1 - s_{11} + s_{22} - \det s) \end{bmatrix} \\ (h) &= \frac{1}{1 - s_{11} + s_{22} - \det s} \begin{bmatrix} (1 + s_{11} + s_{22} + \det s) R_0 & 2s_{12} \\ -2s_{21} & \frac{1}{R_0} (1 - s_{11} - s_{22} + \det s) \end{bmatrix} \end{aligned}$$

$$\det y = \frac{1}{R_0^2} \frac{1 - s_{11} - s_{22} + \det s}{1 + s_{11} + s_{22} + \det s}$$

$$\det z = R_0^2 \frac{1 + s_{11} + s_{22} + \det s}{1 - s_{11} - s_{22} + \det s}$$

$$\det h = \frac{1 + s_{11} - s_{22} - \det s}{1 - s_{11} + s_{22} - \det s}$$

II-5.3.2 Conversion des paramètres s en autres paramètres (y, z, h)

On trouve ci-dessous les équivalences suivantes:

$$\begin{aligned} y_{11} &= \left[\frac{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})}{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}} \right] \frac{1}{R_0} \\ y_{12} &= \left[\frac{-2s_{12}}{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}} \right] \frac{1}{R_0} \\ y_{21} &= \left[\frac{-2s_{21}}{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}} \right] \frac{1}{R_0} \\ y_{22} &= \left[\frac{s_{12} s_{21} + (1 + s_{11})(1 - s_{22})}{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}} \right] \frac{1}{R_0} \\ h_{11} &= \left[\frac{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}}{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})} \right] R_0 \\ h_{12} &= \frac{2s_{12}}{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})} \\ h_{21} &= \frac{-2s_{21}}{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})} \\ h_{22} &= \left[\frac{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}}{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})} \right] \frac{1}{R_0} \\ z_{11} &= \left[\frac{(1 + s_{11})(1 - s_{22}) + s_{12} s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}} \right] R_0 \\ z_{12} &= \left[\frac{2s_{12}}{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}} \right] R_0 \\ z_{21} &= \left[\frac{2s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}} \right] R_0 \\ z_{22} &= \left[\frac{(1 + s_{22})(1 - s_{11}) + s_{12} s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}} \right] R_0 \end{aligned}$$

II-5.3.3 Utilisation des paramètres s pour la détermination directe des caractéristiques des amplificateurs à transistors

r_1 = coefficient de réflexion à l'entrée, pour une résistance R_0 , dans le cas d'une impédance de charge Z_L définie par le coefficient de réflexion de la charge r_L

$$= s_{11} + \frac{r_L s_{12} s_{21}}{1 - r_L s_{22}}$$

$$r_1 = \frac{Z_1 - R_0}{Z_1 + R_0}$$

$$r_L = \frac{Z_L - R_0}{Z_L + R_0}$$

r_2 = coefficient de réflexion en sortie, pour une résistance R_0 , dans le cas d'une impédance Z_G définie par le coefficient de réflexion de la source r_G

$$= s_{22} + \frac{r_G s_{12} s_{21}}{1 - r_G s_{11}}$$

$$r_2 = \frac{Z_2 - R_0}{Z_2 + R_0}$$

$$r_G = \frac{Z_G - R_0}{Z_G + R_0}$$

II-5.3.2 Conversion of s-parameters to other parameters (y, z, h)

The following equivalences hold:

$$\begin{aligned}
 y_{11} &= \left[\frac{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})}{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}} \right] \frac{1}{R_0} \\
 y_{12} &= \left[\frac{-2s_{12}}{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}} \right] \frac{1}{R_0} \\
 y_{21} &= \left[\frac{-2s_{21}}{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}} \right] \frac{1}{R_0} \\
 y_{22} &= \left[\frac{s_{12} s_{21} + (1 + s_{11})(1 - s_{22})}{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}} \right] \frac{1}{R_0} \\
 h_{11} &= \left[\frac{(1 + s_{11})(1 + s_{22}) - s_{12} s_{21}}{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})} \right] R_0 \\
 h_{12} &= \frac{2s_{12}}{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})} \\
 h_{21} &= \frac{-2s_{21}}{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})} \\
 h_{22} &= \left[\frac{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}}{s_{12} s_{21} + (1 - s_{11})(1 + s_{22})} \right] \frac{1}{R_0} \\
 z_{11} &= \left[\frac{(1 + s_{11})(1 - s_{22}) + s_{12} s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}} \right] R_0 \\
 z_{12} &= \left[\frac{2s_{12}}{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}} \right] R_0 \\
 z_{21} &= \left[\frac{2s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}} \right] R_0 \\
 z_{22} &= \left[\frac{(1 + s_{22})(1 - s_{11}) + s_{12} s_{21}}{(1 - s_{11})(1 - s_{22}) - s_{12} s_{21}} \right] R_0
 \end{aligned}$$

II-5.3.3 Use of s-parameters for the direct computation of transistor amplifier characteristics

r_1 = input reflection factor referred to R_0 , for a load impedance Z_L defined by the load reflection factor r_L

$$= s_{11} + \frac{r_L s_{12} s_{21}}{1 - r_L s_{22}}$$

$$r_1 = \frac{Z_1 - R_0}{Z_1 + R_0}$$

$$r_L = \frac{Z_L - R_0}{Z_L + R_0}$$

r_2 = output reflection factor referred to R_0 , for a source impedance Z_G defined by the source reflection factor r_G

$$= s_{22} + \frac{r_G s_{12} s_{21}}{1 - r_G s_{11}}$$

$$r_2 = \frac{Z_2 - R_0}{Z_2 + R_0}$$

$$r_G = \frac{Z_G - R_0}{Z_G + R_0}$$

$$A_I = \text{amplification du courant} = \frac{-I_2}{I_1}$$

$$= \frac{s_{21} (1 - r_L)}{(1 - s_{11}) - r_L (s_{22} - \det s)}$$

$$A_V = \text{amplification en tension} = \frac{V_2}{V_1}$$

$$= \frac{s_{21} (1 + r_L)}{(1 + s_{11}) - r_L (s_{22} + \det s)}$$

$$G_P = \text{gain en puissance} = \frac{P_2}{P_1}$$

$$= |A_V|^2 \cdot \frac{1 - |r_L|^2}{1 - |r_1|^2} \cdot \frac{1 - |r_L|^2}{1 - |r_L|^2} = |s_{21}|^2 \cdot \frac{1 - |r_L|^2}{|1 - r_L s_{22}|^2 - |s_{11} - r_L \det s|^2}$$

G_T = gain composite

$$= |s_{21}|^2 \cdot \frac{(1 - |r_G|^2) (1 - |r_L|^2)}{[(1 - r_G s_{11}) (1 - r_L s_{22}) - r_G r_L s_{12} s_{21}]^2}$$

Conditions de stabilité inconditionnelle:

$$\frac{1 - |s_{11}|^2 - |s_{22}|^2 + |\det s|^2}{2 |s_{12} s_{21}|} > 1$$

$$1 - |s_{11}|^2 - |s_{12} s_{21}| > 0$$

$$1 - |s_{22}|^2 - |s_{12} s_{21}| > 0$$

CHAPITRE III: THYRISTORS

Page 6 de la Publication 147-0A de la CEI

III-1. Types de thyristors

III-1.6 Thyristor triode bi-directionnel (triac)

Ce titre remplace le titre du paragraphe III-1.6 de la Publication 147-0A de la CEI (page 8).

Page 11 de la Publication 147-0A de la CEI, paragraphe III-2.11:

Correction rédactionnelle ne concernant que le texte anglais.

III-3. Termes relatifs aux valeurs limites et aux caractéristiques

Ajouter les paragraphes suivants:

III-3.53 Droite représentant approximativement la caractéristique à l'état passant

Approximation de la caractéristique à l'état passant de la tension en fonction du courant à l'aide d'une droite qui coupe cette caractéristique en deux points spécifiés.

III-3.54 Tension de seuil

Valeur de la tension à l'état passant obtenue au point de rencontre, avec l'axe des tensions, de la droite représentant approximativement la caractéristique à l'état passant.

$$A_I = \text{current amplification} = \frac{-I_2}{I_1}$$

$$= \frac{s_{21} (1 - r_L)}{(1 - s_{11}) - r_L (s_{22} - \det s)}$$

$$A_V = \text{voltage amplification} = \frac{V_2}{V_1}$$

$$= \frac{s_{21} (1 + r_L)}{(1 + s_{11}) - r_L (s_{22} + \det s)}$$

$$G_P = \text{power gain} = \frac{P_2}{P_1}$$

$$= \left| A_V \right|^2 \cdot \frac{1 - |r_L|^2}{1 - |r_1|^2} \cdot \frac{1 - |r_L|^2}{1 - |r_L|^2} = \left| s_{21} \right|^2 \cdot \frac{1 - |r_L|^2}{|1 - r_L s_{22}|^2 - |s_{11} - r_L \det s|^2}$$

$$G_T = \text{transducer gain}$$

$$= \left| s_{21} \right|^2 \cdot \frac{(1 - |r_G|^2)(1 - |r_L|^2)}{[(1 - r_G s_{11})(1 - r_L s_{22}) - r_G r_L s_{12} s_{21}]^2}$$

Conditions for unconditional stability:

$$\frac{1 - |s_{11}|^2 - |s_{22}|^2 + |\det s|^2}{2 |s_{12} s_{21}|} > 1$$

$$1 - |s_{11}|^2 - |s_{12} s_{21}| > 0$$

$$1 - |s_{22}|^2 - |s_{12} s_{21}| > 0$$

CHAPTER III: THYRISTORS

Page 7 of IEC Publication 147-0A

III-1. Types of thyristors

III-1.6 Bi-directional triode thyristor (triac)

This title will replace the title of Sub-clause III-1.6 of IEC Publication 147-0A (page 9).

Page 11 of IEC Publication 147-0A, Sub-clause III-2.11 reads:

Anode-cathode (voltage-current) characteristic.

III-3. Terms related to ratings and characteristics

Add the following sub-clauses:

III-3.53 Straight line approximation of the on-state characteristic

An approximation of the voltage versus current on-state characteristic by means of a straight line which crosses this characteristic at two specified points.

III-3.54 Threshold voltage

The value of the on-state voltage obtained at the intersection of the straight line approximation of the on-state characteristic with the voltage axis.

III-3.55 *Courant de surcharge prévisible à l'état passant*

Courant dont l'application permanente causerait un dépassement de la valeur limite maximale de la température virtuelle, mais qui est limité dans le temps de manière que cette température ne soit pas dépassée.

Note. — Les dispositifs peuvent être soumis à des courants de surcharge prévisible aussi fréquemment que l'application le demande, tout en étant soumis également à des tensions de fonctionnement normales.

III-3.56 *Courant de surcharge accidentelle à l'état passant*

Courant dont l'application provoque un dépassement de la valeur limite maximale de la température virtuelle, mais que l'on suppose ne se produire que rarement, avec un nombre limité de fois durant la vie du dispositif, et être la conséquence de conditions inhabituelles dans le circuit (par exemple des conditions de défaut).

III-3.57 *Courant de recouvrement inverse*

Partie du courant inverse qui existe pendant le temps de recouvrement inverse.

III-3.58 *Courant inverse résistif*

Partie du courant inverse en régime permanent autre que le courant de recouvrement, s'il existe.

III-3.59 *Courant d'accrochage*

Courant principal minimal nécessaire pour maintenir le thyristor à l'état passant immédiatement après la commutation de l'état bloqué à l'état passant, lorsque le signal de déclenchement a cessé.

Note. — La valeur du courant d'accrochage dépend des conditions de fonctionnement.

III-3.60 *Perte de puissance à l'état passant*

Perte de puissance due au passage du courant à l'état passant.

III-3.61 *Perte de puissance moyenne à l'état passant*

Valeur moyenne du produit de la tension instantanée à l'état passant et du courant instantané à l'état passant calculée sur une période complète.

III-3.62 *Résistance apparente à l'état passant*

Valeur de la résistance qui correspond à la pente de la droite représentant approximativement la caractéristique à l'état passant.

III-3.63 *Temps de recouvrement inverse (d'un thyristor bloqué en inverse)*

Temps nécessaire au courant ou à la tension pour reprendre une valeur spécifiée, après commutation instantanée, à partir d'un courant à l'état passant spécifié jusqu'à une condition de polarisation inverse spécifiée.

III-3.64 *Charge recouvrée*

Charge totale recouvrée dans le thyristor après commutation d'une condition de courant à l'état passant spécifié à une condition inverse spécifiée.

Note. — Cette charge inclut les composantes dues aux porteurs de charge stockée et à la capacité de la couche diélectrique.

III-3.65 *Vitesse critique de croissance de la tension de commutation*

La plus faible valeur de la vitesse de croissance de la tension principale, qui provoque la commutation de l'état bloqué à l'état passant, immédiatement après une condition du courant à l'état passant dans le sens opposé.

III-3.55 *Overload on-state current*

A current, the continuous application of which would cause the maximum rated virtual temperature to be exceeded, but which is limited in time such that this temperature is not exceeded.

Note. — Devices may be subjected to overload currents as frequently as called for by the application, whilst being subjected to normal operating voltages.

III-3.56 *Surge on-state current*

A current the application of which causes the maximum rated virtual temperature to be exceeded, but which is assumed to occur rarely and with a limited number of such occurrences during the service life of the device and to be a consequence of unusual circuit conditions (e.g. fault conditions).

III-3.57 *Reverse recovery current*

That part of the reverse current which occurs during the reverse recovery time.

III-3.58 *Resistive reverse current*

That part of the steady-state reverse current exclusive of the recovery current, if any.

III-3.59 *Latching current*

The minimum principal current required to maintain the thyristor in the on-state, immediately after switching from the off-state to the on-state, after the triggering signal has been removed.

Note. — The value of the latching current is dependent on operating conditions.

III-3.60 *On-state power loss*

The power loss resulting from the flow of on-state current.

III-3.61 *Mean on-state power loss*

The mean value of the product of the instantaneous on-state voltage and the instantaneous on-state current averaged over a full cycle.

III-3.62 *On-state slope resistance*

The value of the resistance calculated from the slope of the straight line approximation of the on-state characteristic.

III-3.63 *Reverse recovery time (of a reverse blocking thyristor)*

The time required for current or voltage to recover to a specified value after instantaneous switching from a specified on-state current condition to a specified reverse bias.

III-3.64 *Recovered charge*

The total charge recovered from the thyristor after switching from a specified on-state current condition to a specified reverse condition.

Note. — This charge includes components due to both carrier storage and depletion layer capacitance.

III-3.65 *Critical rate of rise of commutating voltage*

The lowest value of the rate of rise of principal voltage, which will cause switching from the off-state to the on-state, immediately following on-state current condition in the opposite direction.

CHAPITRE IV: TRANSISTORS À EFFET DE CHAMP

Page 22 de la Publication 147-0B de la C E I

Remplacer A l'étude par le texte suivant:

IV-1. Types de transistors à effet de champ

IV-1.1 Transistor à effet de champ à canal N

Transistor à effet de champ ayant un canal conducteur de type N.

IV-1.2 Transistor à effet de champ à canal P

Transistor à effet de champ ayant un canal conducteur de type P.

IV-1.3 Transistor à effet de champ à jonction de grille

Transistor à effet de champ ayant une ou plusieurs régions de grille qui forment une ou des jonctions PN avec le canal.

IV-1.4 Transistor à effet de champ à grille isolée

Transistor à effet de champ ayant une ou plusieurs électrodes de grille isolées électriquement du canal.

IV-1.5 Transistor à effet de champ métal-oxyde-semiconducteur

Transistor à effet de champ à grille isolée dans lequel la couche isolante, entre chaque électrode de grille et le canal, est un oxyde.

IV-1.6 Transistor à effet de champ à déplétion

Transistor à effet de champ ayant une conduction appréciable du canal pour une tension grille-source nulle; la conduction du canal peut être augmentée ou diminuée suivant la polarité de la tension grille-source appliquée.

IV-1.7 Transistor à effet de champ à enrichissement

Transistor à effet de champ qui a essentiellement une conduction nulle du canal pour une tension grille-source nulle; la conduction du canal peut être augmentée par l'application d'une tension grille-source de polarité convenable.

IV-1.8 Transistor à effet de champ triode

Transistor à effet de champ possédant une région de grille, une région de source et une région de drain.

Note. — Quand il n'y a aucun risque de confusion, on peut utiliser le terme abrégé « triode à effet de champ ».

IV-1.9 Transistor à effet de champ tétrode

Transistor à effet de champ possédant deux régions de grille indépendantes, une région de source et une région de drain.

Note. — Quand il n'y a aucun risque de confusion, on peut utiliser le terme abrégé « tétrode à effet de champ ».

IV-2. Termes généraux

IV-2.1 Région de source d'un transistor à effet de champ

Région à partir de laquelle les porteurs majoritaires circulent dans le canal.

IV-2.2 Région de drain d'un transistor à effet de champ

Région dans laquelle les porteurs majoritaires circulent en provenance du canal.

CHAPTER IV: FIELD-EFFECT TRANSISTORS

Page 23 of IEC Publication 147-0B

Replace Under consideration by the following text:

IV-1. Types of field-effect transistors

IV-1.1 *N-channel field-effect transistor*

A field-effect transistor which has an N-type conduction channel.

IV-1.2 *P-channel field-effect transistor*

A field-effect transistor which has a P-type conduction channel.

IV-1.3 *Junction-gate field-effect transistor*

A field-effect transistor having one or more gate regions which form PN junction(s) with the channel.

IV-1.4 *Insulated-gate field-effect transistor*

A field-effect transistor having one or more gate electrodes which are electrically insulated from the channel.

IV-1.5 *Metal-oxide-semiconductor field-effect transistor*

An insulated-gate field-effect transistor in which the insulating layer between each gate electrode and the channel is oxide material.

IV-1.6 *Depletion type field-effect transistor*

A field-effect transistor having appreciable channel conductivity for zero gate-source voltage; the channel conductivity may be increased or decreased according to the polarity of the applied gate-source voltage.

IV-1.7 *Enhancement type field-effect transistor*

A field-effect transistor having substantially zero channel conductivity for zero gate-source voltage; the channel conductivity may be increased by the application of a gate-source voltage of appropriate polarity.

IV-1.8 *Triode field-effect transistor*

A field-effect transistor having a gate region, a source region and a drain region.

Note. — Where no confusion is likely to occur, the term may be abbreviated to “field-effect triode”.

IV-1.9 *Tetrode field-effect transistor*

A field-effect transistor having two independent gate regions, a source region and a drain region.

Note. — Where no confusion is likely to occur, the term may be abbreviated to “field-effect tetrode”.

IV-2. General terms

IV-2.1 *Source region of a field-effect transistor*

A region from which majority carriers flow into the channel.

IV-2.2 *Drain region of a field-effect transistor*

A region into which majority carriers flow from the channel.

IV-2.3 Région de grille d'un transistor à effet de champ

Région associée à l'électrode de grille, dans laquelle l'effet du champ électrique dû à la tension de commande s'exerce.

IV-2.4 Fonctionnement en mode de déplétion

Fonctionnement d'un transistor à effet de champ, tel que la modification de la tension grille-source de zéro à une valeur finie diminue la valeur absolue du courant de drain.

IV-2.5 Fonctionnement en mode d'enrichissement

Fonctionnement d'un transistor à effet de champ, tel que la modification de la tension grille-source de zéro à une valeur finie augmente la valeur absolue du courant de drain.

IV-2.6 Canal

Mince couche de semiconducteur entre la région de source et celle de drain, et dans laquelle circule un courant contrôlé par la différence de potentiel existant entre la grille et la source.

IV-2.7 Substrat

IV-2.7.1 Substrat (d'un transistor à effet de champ à jonction de grille) / Substrat (d'un transistor à effet de champ à grille isolée)

Matériau semiconducteur comprenant un canal, une source et un drain et qui peut avoir un contact non redresseur.

IV-2.7.2 Substrat (d'un transistor à effet de champ en couche mince)

Isolant qui porte les électrodes de source et de drain, la couche de grille isolée et la mince couche de semiconducteur.

IV-3. Termes relatifs aux valeurs limites et aux caractéristiques

IV-3.1 Tension de seuil (d'un transistor à effet de champ à enrichissement)

Tension grille-source pour laquelle la valeur absolue du courant de drain atteint une faible valeur spécifiée.

IV-3.2 Tension de blocage (d'un transistor à effet de champ à déplétion)

Tension grille-source pour laquelle la valeur absolue du courant de drain atteint une faible valeur spécifiée.

IV-3.3 Courant résiduel de grille (d'un transistor à effet de champ à jonction de grille)

Courant circulant dans la borne de grille d'un transistor à effet de champ à jonction lorsque la jonction de grille est polarisée en inverse.

IV-3.4 Courant de fuite de grille (d'un transistor à effet de champ à grille isolée)

Courant de fuite circulant dans la borne de grille d'un transistor à effet de champ à grille isolée.

IV-3.5 Capacité d'entrée

Capacité entre les bornes de grille et de source, le drain étant court-circuité à la source vis-à-vis de signaux dynamiques dans des conditions de polarisation et de fréquence spécifiées.

IV-3.6 Résistance de grille

Résistance en courant continu entre les bornes de grille et de source pour des tensions grille-source et drain-source spécifiées.

IV-2.3 *Gate region of a field-effect transistor*

A region associated with the gate electrode, in which the electric field due to the control voltage is effective.

IV-2.4 *Depletion mode operation*

The operation of a field-effect transistor such that changing the gate-source voltage from zero to a finite value decreases the magnitude of the drain current.

IV-2.5 *Enhancement mode operation*

The operation of a field-effect transistor such that changing the gate-source voltage from zero to a finite value increases the magnitude of the drain current.

IV-2.6 *Channel*

A thin semiconductor layer between the source region and the drain region, in which the current flow is controlled by the gate potential.

IV-2.7 *Substrate*

IV-2.7.1 *Substrate (of a junction-gate field-effect transistor)/Substrate (of an insulated-gate field-effect transistor)*

A semiconductor material which contains a channel, a source and a drain and which may have a non-rectifying contact.

IV-2.7.2 *Substrate (of a thin-film field-effect transistor)*

An insulator which supports the source and drain electrodes, the insulated gate layer and the thin semiconductor layer.

IV-3. **Terms related to ratings and characteristics**

IV-3.1 *Threshold voltage (of an enhancement type field-effect transistor)*

The gate-source voltage at which the magnitude of the drain current reaches a specified low value.

IV-3.2 *Cut-off voltage (of a depletion type field-effect transistor)*

The gate-source voltage at which the magnitude of the drain current reaches a specified low value.

IV-3.3 *Gate cut-off current (of a junction-gate field-effect transistor)*

The current flowing in the gate terminal of a junction field-effect transistor when the gate junction is biased in the reverse direction.

IV-3.4 *Gate leakage current (of an insulated gate field-effect transistor)*

The leakage current flowing in the gate terminal of an insulated-gate field-effect transistor.

IV-3.5 *Input capacitance*

The capacitance between gate and source terminals with the drain short-circuited to the source for a.c. signals, under specified bias and frequency conditions.

IV-3.6 *Gate resistance*

The d.c. resistance between gate and source terminals at specified gate-source and drain-source voltages.